

超低能耗24bit 768kHz双声道R-2R架构音频DAC

产品特性：

- 小型化R-2R梯形电阻网络DAC
- 24bit分辨率
- <31mw的最大功耗
- 采样率 (fs) 从44.1kHz到768kHz
- 输入兼容标准IIS (Integrate Interface of-Sound)格式
- 集成FPGA内置时序分配算法
- 固定工作状态，无需外置控制接口
- 模拟量以电压式输出
- 模拟供电+3.3V或+1.8V/数字供电+1.2V
- 信噪比120 dB
- 总谐波失真+噪音：0.002-0.005% (@0dB)
- 2mm间距引脚模组化封装

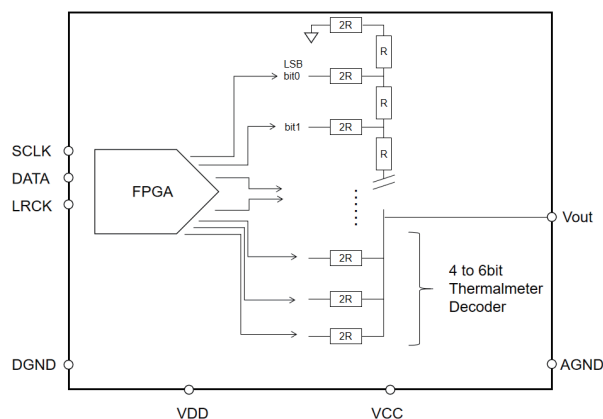
描述：

Hymalaya模组是一种高精度、24bit分辨率的数字-模拟转换器（DAC），并具备优秀的信噪比与总谐波失真指标。其独特的双段式R-2R倒T型电阻网络结构，可以获得非常低的带外噪音，与Delta-Sigma架构DAC相比，并不依赖高倍超采样或升采样技术（Up or Oversampling）保持其性能。

片载电阻网络为低温漂高精度贴片电阻，可保证在-3°C到+105°C内保证性能稳定。

由于Hymalaya的设计为电压式输出，无需外置开关电容滤波器，也不需要外置电流-电压转换器电路去获得模拟信号，可以大大简化设计流程。模组使用上，可以设计为单片为一个频道的差分接法，比较方便设计者将模-模、数-模供电分开提供，甚至分割地线以达到更好的分离度。

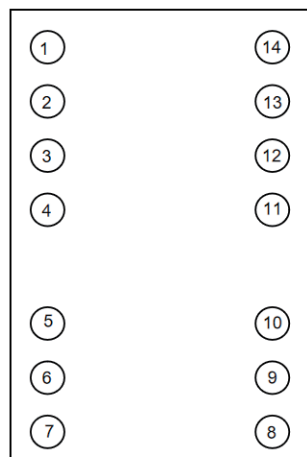
架构图：



参数:

测试环境：Ta=25℃，VCC=+3.3V，VDD=1.2V，fs = 44.1kHz to 192kHz，24bit

名称	条件	参数			单位
		最小	典型	最大	
分辨率			24		Bits
输入数据格式			IIS		
输入位时钟		2.1168		36.864	MHz
数字输入电平					
最高			2.0	VDD	V(p - p)
最低		0.8			
动态指标					
THD+N,VO=0dB	双声道满幅	0.002	0.003	0.005	%
VO=-20dB			0.01		%
信噪比		118	120		
动态范围(开环测试)		102	112	115	dB
直流特性					
直流中点漂移			1.65 ± 0.08		V
模拟输出特性					
最高电压摆幅			3		vP-P
最高输出电流			0.5		ma
Settling Time	1K方波THD+N0.003%		156		ns
输出阻抗			5.9		KΩ
供电特性					
VCC	25 °c	1.8	3.3	3.5	VDC
ICC			8		mA
VDD			1.2		VDC
IDD			4		mA
总功耗			31		mW
温度特性					
储存温度		-5	25	85	° c
焊接温度		220	260	330	° c

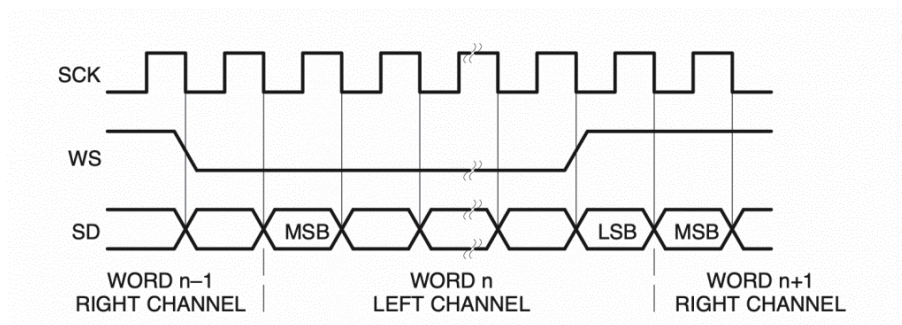
引脚图


引脚定义:

1	MCLK-In
2	SCLK-In
3	LRCK-In
4	DATA-In
5	Mute
6	VDD
7	GND
8	Lout-Neg
9	Lout-Pos
10	GND
11	VCC
12	GND
13	Rout-Pos
14	Rout-Neg

工作时序图 :

标准I2S :



外观尺寸 :

24mmx16.5mm 脚距 : 2.54mm

